

● 岗位名称：

FPGA 系统架构与硬件设计工程师

● 岗位要求：

学历	待遇范围	备注
硕士研究生	20~25 万元/年	另加项目奖金与绩效
博士研究生	35 万元/年起	另加项目奖金与绩效

专业方向：电子信息工程、通信工程、微电子、集成电路设计、自动化、光电信息科学与工程等相关专业。

一、FPGA 系统架构（必备）

- 1. FPGA 开发经验：**熟练掌握 Verilog/SystemVerilog 硬件描述语言，具备 Xilinx Vivado 或 Intel Quartus 独立开发能力，有完整项目落地经验；
- 2. 系统架构能力：**熟悉 FPGA 片上系统架构设计，理解 AXI/Avalon 等总线协议，具备软硬协同设计意识；
- 3. 高速接口设计：**具备以下任一方向的工程经验——高速 ADC/DAC 数据采集系统（采样率 $\geq 50\text{MSPS}$ ）、通信基带信号处理（数字上下变频、滤波、调制解调）、高速串行接口（USB 3.0、PCIe、JESD204B/C、千兆/万兆以太网）；
- 4. 时钟与同步设计：**熟悉多时钟域设计方法，掌握异步 FIFO、握手协议、CDC 技术，有精密同步采集系统经验者优先；
- 5. 信号处理基础：**具备数字信号处理理论基础，熟悉 FIR/IIR 滤波器、FFT、数字锁相环等算法的 FPGA 实现；

二、硬件电路设计（必备）

- 6. 混合信号 PCB 设计：**熟练使用 Altium Designer、Cadence Allegro 等 EDA 工具，具备多层（ ≥ 4 层）高速 PCB 设计能力，熟悉信号完整性仿真与电源完整性设计；
- 7. MCU 固件开发：**精通 C 语言，具备 STM32/ARM Cortex-M 系列 MCU 开发经验，熟悉 FreeRTOS 等嵌入式实时操作系统，有以太网（TCP/UDP）、SPI、I²C、UART、CAN 等通信协议开发经验；
- 8. 电源系统设计：**熟悉低噪声电源设计方法，掌握 LDO/DC-DC 拓扑选型与应用，了解电源滤波网络、去耦设计、纹波噪声测试评价方法，有精密仪器级电源设计经验者优先；

9. 模拟电路设计：精通运算放大器应用电路设计，熟悉仪表放大、有源滤波、积分电路、直流伺服等小信号调理方案，具备噪声建模分析与频带优化能力。

三、加分项（非必须，优先考虑）

- ★ 有太赫兹/光谱测量/雷达/软件无线电等仪器系统开发经验
- ★ 有 USB 协议栈 FPGA 端开发经验（如 CY7C68013A、FT601 等）
- ★ 熟悉 Zynq SoC/MPSoC 嵌入式开发（PS+PL 协同设计）
- ★ 有音圈电机/步进电机/伺服电机 FPGA 控制经验
- ★ 有以太网 PHY/MAC 芯片调试经验（如 LAN8720、DP83848 等）
- ★ 有精密仪器系统级电源完整性设计经验（纹波<10mV）
- ★ 有军工/航天/科研院所项目背景
- ★ 有 SCI/EI 论文或发明专利

● 岗位职责：

一、FPGA 系统架构方向

- 1. 系统级数据流规划：**负责高速采集/通信基带类项目的整体数据通路架构设计，包括 ADC/DAC 数据接口、DMA 传输链路、片上缓存策略及带宽分配方案的规划与优化；
- 2. 时钟与同步架构设计：**负责多时钟域系统的时钟树规划、跨时钟域数据同步（CDC）设计、多板/多通道同步触发架构设计，确保系统时序闭合与信号完整性；
- 3. FPGA 系统架构设计：**基于 Xilinx/Intel 等主流 FPGA 平台，完成系统顶层架构设计、模块划分、接口定义及资源评估，主导从架构方案到 RTL 实现的全流程开发；
- 4. 高速数据采集与处理：**负责高速 ADC（14 位/65MSPS 及以上）数据采集接口设计、数字信号处理算法的 FPGA 工程化实现（滤波、FFT、模式识别预处理等）；
- 5. 高速通信接口开发：**负责 USB 2.0/3.0、千兆以太网、PCIe、JESD204B/C 等高速数据传输接口的 FPGA 端逻辑设计与调试；

二、硬件电路设计方向

- 6. 高速数字与模拟混合电路设计：**负责高速混合信号 PCB 设计，主导板级信号完整性（SI）与电源完整性（PI）仿真分析，完成阻抗匹配、串扰控制、层叠规划及高速走线约束设计；

7. MCU 固件与以太网通信：负责 STM32/ARM Cortex-M 等 MCU 的嵌入式固件开发（C 语言），实现以太网协议栈（TCP/UDP）、设备控制逻辑、传感器数据采集处理，以及与 FPGA 的 SPI/并口等协同交互；

8. 低噪声电源与精密偏置电路设计：负责系统电源架构设计，包括低噪声 LDO、DC-DC 变换器、精密基准电压源及高精度偏置电路，满足高速采集系统的纹波、噪声及稳定性指标；

9. 模拟前端小信号调理：负责微弱信号（ $\mu\text{V}\sim\text{mV}$ 级）的前置放大、滤波、阻抗变换等模拟前端电路设计，涵盖仪表放大、有源滤波、积分电路、直流偏置剪除等方案；

三、系统集成

10. 系统集成与联调：负责 FPGA 逻辑与硬件电路的联合调试，参与系统级电磁兼容性（EMC）与信号完整性（SI）问题定位及整改；

11. 技术文档编写：完成硬件电路设计文档、接口控制文档（ICD）、固件设计说明、测试方案及验收报告的编写。

联系人邮箱 chenqi_darker@163.com